

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-174186

(43)Date of publication of application : 29.07.1991

(51)Int.Cl.

G09G 3/36
G02F 1/133
H04N 5/66

(21)Application number : 02-236733

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 05.09.1990

(72)Inventor : TAKAHARA HIROSHI
GOHARA YOSHIHIRO
ABE YOSHIO

(30)Priority

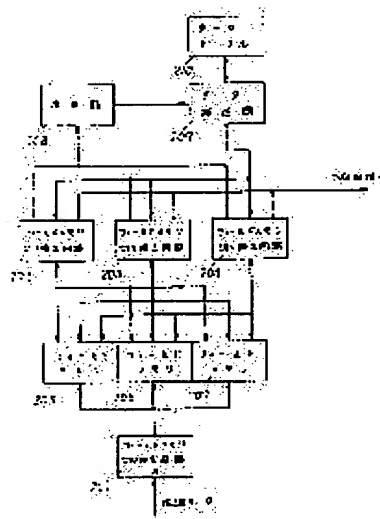
Priority number : 01229918	Priority date : 05.09.1989	Priority country : JP
01229919	05.09.1989	
01232533	07.09.1989	JP
		JP

(54) LIQUID CRYSTAL CONTROL CIRCUIT AND DRIVING METHOD FOR LIQUID CRYSTAL PANEL

(57)Abstract:

PURPOSE: To shorten the response time at the rise time of a liquid crystal by comparing and computing the voltage value impressed at present to picture elements and the voltage value to be impressed to the picture elements in the next field and correcting the voltage value.

CONSTITUTION: The data corresponding to the voltage to be impressed to the liquid crystal subjected to A/D conversion is successively stored into field memories 205 to 207 for every field by a field memory switching circuit 201. A computing element 208 is connected to the field memories 205, 206 by field memory switching circuits 202, 203 and compares and computes the data corresponding to the voltage to be impressed to the same picture elements of the memories. A data corrector 209 writes the corrected data to the addresses on the picture elements on the field 206 by the results of the calculation. The corrected data is transferred to a D/A converter by successively executing the above-mentioned operation. The rise of the liquid crystal, i.e. the response time is shortened in this way.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

訂正有り

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-174186

⑬ Int. Cl.⁵

G 09 G 3/36
G 02 F 1/133
H 04 N 5/66

識別記号

5 0 5
1 0 2 B

庁内整理番号

8621-5C
7709-2H
7605-5C

⑭ 公開 平成3年(1991)7月29日

審査請求 未請求 請求項の数 8 (全21頁)

⑮ 発明の名称 液晶制御回路および液晶パネルの駆動方法

⑯ 特 願 平2-236733

⑰ 出 願 平2(1990)9月5日

優先権主張 ⑱ 平1(1989)9月5日 ⑲ 日本(JP) ⑳ 特願 平1-229918

㉑ 平1(1989)9月5日 ㉒ 日本(JP) ㉓ 特願 平1-229919

㉔ 平1(1989)9月7日 ㉕ 日本(JP) ㉖ 特願 平1-232533

㉗ 発 明 者 高 原 博 司 大阪府門真市大字門真1006番地 松下電器産業株式会社内
㉘ 発 明 者 郷 原 良 寛 大阪府門真市大字門真1006番地 松下電器産業株式会社内
㉙ 発 明 者 阿 部 能 夫 大阪府門真市大字門真1006番地 松下電器産業株式会社内
㉚ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
㉛ 代 理 人 弁理士 小 鍛 治 明 外2名

明 細 書

1、発明の名称

液晶制御回路および液晶パネルの駆動方法

2、特許請求の範囲

(1) 液晶に印加する電圧値に相当する第1のデータを記憶するフィールドメモリと、前記第1のデータと前記第1のデータ以後に液晶に印加する電圧値に相当する第2のデータとを演算する演算器と、前記演算器の演算結果により前記第1のデータ以後に出力される液晶に印加する電圧値に相当する第3のデータを補正する補正器とを具備することを特徴とする液晶制御回路。

(2) 各画素の液晶に印加する電圧値に相当する第1のフィールドのデータを記憶する第1のフィールドメモリと、前記第1のフィールド以後に各画素の液晶に印加する電圧値に相当する第2のデータとを演算する演算器と、前記演算器の演算結果により前記第1のフィールド以後のフィールドおよび前記フィールド直後のフィールドで画素の液晶に印加する電圧値に相当するデ

ータを補正する補正手段とを具備することを特徴とする液晶制御回路。

(3) 液晶に印加する電圧値に相当するデータを記憶するフィールドメモリと、前記フィールドメモリの同一アドレスまたは近傍のアドレスのデータを演算する演算手段と、前記演算手段の結果により前記演算を行なったアドレスのデータのうち少なくとも1つ以上のデータを補正する補正手段と、前記補正を行なったアドレスを記録する記録手段と、前記フィールドメモリにデータを順次書きこむデータ入力手段と、前記フィールドメモリに格納されたデータを順次読み出すデータ出力手段とを具備することを特徴とする液晶制御回路。

(4) 第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係が成り立ち、かつ前記第2の電圧の絶対値 V_2 が所定値より小さいまたは V_1 と V_2 との電位

差が所定閾値以上の条件のうち少なくとも一方の条件を満足する時に、前記第1のフィールド以後のフィールドで前記第2の電圧の絶対値 V_2 よりも大きい絶対値 V_1 なる第3の電圧を前記画素に印加することを特徴とする液晶パネルの駆動方法。

- (5) 第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 > V_2$ の関係が成り立ち、かつ $V_1 - V_2$ が所定閾値以下の時に、前記第1のフィールド以後の第3のフィールドで前記第2の電圧の絶対値 V_2 よりも小さい絶対値 V_3 なる第3の電圧を前記画素に印加することを特徴とする液晶パネルの駆動方法。
- (6) 第1のフィールドで任意の画素に印加する絶対値 V_1 なる第1の電圧値と前記第1のフィールド以後の第2のフィールドで前記画素に印加する絶対値 V_2 なる第2の電圧値の間に $V_1 < V_2$ なる関係が成り立つ時に、前記第1のフ

ールド以後の第3のフィールドで V_2 よりも大きい電圧を印加し、かつ前記第3のフィールド直後のフィールドで V_2 よりも小さい電圧を前記画素に印加することを特徴とする液晶パネルの駆動方法。

- (7) 第3の電圧値 V_3 の印加により所定値よりも増加する光の透過量と第4の電圧値 V_4 の印加により所定値よりも減少する光の透過量とが実効的にはほぼ同一になることを特徴とする請求項(6)記載の液晶パネルの駆動方法。
- (8) 第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素と前記画素の近傍に位置する画素のうち少なくとも一方に印加する第2の電圧の絶対値 V_2 より前記第2のフィールド内で到達する液晶の透過率を求め、前記透過率と前記 V_2 なる電圧を印加した時の定常的な液晶の透過率との差が所定閾値以上の時、前記 V_2 の値を補正して前記画素と前記画素の近傍に位置する画素のうち少なくとも一方

に補正電圧を印加することを特徴とする液晶パネルの駆動方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は液晶パネル、特に、アクティブマトリックス型液晶パネルの液晶制御回路およびその駆動方法に関するものである。

従来の技術

アクティブマトリックス型液晶パネルは大容量、高解像度表示が可能のため研究開発が盛んである。前記液晶パネルは1画素ごとにスイッチング素子を形成する必要があるため、欠陥が発生しやすく製造歩留まりが問題となっていた。しかし、近年では製造方法などの改良、改善により前記問題点が徐々に克服されつつあり、大画面化の方向に進みつつある。また一方では、液晶パネルの画素を高密度化し、画像を拡大投影して大画面表示を行なう液晶プロジェクションテレビの開発も行なわれている。このように液晶パネルの表示が大画面化になるにつれ、液晶の応答性の遅さ、低階調特

性など液晶パネル特有の画質の問題点が明らかになり、CRTの表示に匹敵する画像をという画像品位の向上が課題にされつつある。

以下、従来の液晶制御回路および液晶パネルの駆動方法について説明する。まず、最初にアクティブマトリックス型液晶パネルについて説明する。第21図はアクティブマトリックス型液晶パネルの構成図である。第21図において G_1, G_2, G_3, G_4 はゲート信号線、 S_1, S_2, S_3, S_4 はソース信号線、 $T_1 \sim T_{16}$ はスイッチング素子としての薄膜トランジスタ（以後、TFTと呼ぶ）、2103はゲート信号線 $G_1 \sim G_4$ にTFTをオン状態にする電圧（以後、オン電圧と呼ぶ）または、オフ状態にする電圧（以後、オフ電圧と呼ぶ）を印加するためのIC（以後、ゲートドライバICと呼ぶ）、2102はソース信号線 $S_1 \sim S_4$ に画素 $P_1 \sim P_{16}$ に印加する電圧を出力するIC（以後、ソースドライバICと呼ぶ）である。なお、画素 $P_1 \sim P_{16}$ にはそれぞれ液晶を保持しており、前記液晶はソースドライバIC

2102の電圧により透過率を変化し、光を変調する。なお、第21図において画素数は非常に少なく描いたが、通常、数万画素以上形成される。液晶パネルの動作としては、ゲートドライバIC 2103はゲート信号線 G_1 から G_m （ただし m はゲート信号線数）に対し順次オン電圧を印加する。ソースドライバIC 2102は前記ゲートドライバIC 2103と同期してソース信号線 $S_1 \sim S_n$ （ただし n はソース信号線数）にそれぞれの画素に印加する電圧を出力する。したがって、各画素には液晶を所定の透過量にする電圧が印加され保持される。前記電圧は次の同期で各TFTが再びオン状態となるまで保持される。この透過量の変化により各画素を透過あるいは反射する光が変調される。なお、すべての画素に電圧が印加され再び次の電圧が印加されるまでの周期を1フレームと呼ぶ。また1フレームは2フィールドで構成される。通常、テレビ画像の場合 $1/30$ 秒で一画面が書きかわるため $1/30$ 秒が1フレーム時間である。また倍速で各画素に電圧を書き込

む場合は $1/60$ 秒が1フレーム時間となる。

本明細書では倍速で各画素に電圧を書き込む駆動方法を例にあげて説明する。つまり1フレームを $1/60$ 秒とし、1フィールド=1フレームとして説明する。

以下、従来の液晶制御回路について説明する。第22図は従来の液晶制御回路のブロック図である。第22図において、2201はビデオ信号を増幅するアンプ、2202は正極性と負極性のビデオ信号を作る位相分割回路、2203はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、2204はソースドライバIC 2102およびゲートドライバIC 2103の同期および制御を行なうためのドライバ制御回路、2101は液晶パネルである。

以下、従来の液晶制御回路の動作について説明する。まずビデオ信号は、アンプ2201によりビデオ出力振幅が液晶の電気光学特性に対応するように利得調整が行なわれる。次に、利得調整されたビデオ信号は位相分割回路2202にはいり、

前記回路により正極性と負極性の2つのビデオ信号が作られる。次に前記2つのビデオ信号は出力切り換え回路2203にはいり、前記回路はフィールドごとに極性を反転したビデオ信号を出力する。このようにフィールドごとに極性を反転させるのは、液晶に交流電圧が印加されるようにし、液晶の劣化を防止するためである。次に出力切り換え回路2203からのビデオ信号はソースドライバIC 2102に入力され、ソースドライバIC 2102はドライバ制御回路2204からの制御信号により、ビデオ信号のレベルシフト、A/D変換などの処理を行ない、ゲートドライバIC 2103と同期を取って、液晶パネル2101のソース信号線に所定電圧を印加する。

以下、従来の液晶パネルの駆動方法について説明する。第23図は従来の液晶パネルの駆動方法の説明図である。第23図において、 Fx （ただし、 x は整数）はフィールド番号、 Dx （ただし、 x は整数）はソース信号線に印加する電圧に相当するデータ（以後、電圧データと呼ぶ）、 Vx

（ただし、 x は整数）は前記電圧データにより作られ、ソースドライバIC 2102からソース信号線に出力される電圧、 Tx （ただし、 x は整数）は画素に前記電圧が印加されることにより液晶の透過率を変化し、前記電圧に対応する状態になったときの光の透過量である。本明細書では説明を容易にするために添字 x が大きいとフィールド Fx は先のフィールドであることを示し、また電圧データ Dx は値が大きいことを、印加電圧 Vx は電圧が高いことを、透過量 Tx は透過量が高いことを、つまり液晶の透過率が高いことを示すものとする。ただし液晶への印加電圧と透過量との関係は非線形特性を示すため透過量 Tx の添字の大きさと実際の透過量とは比例しない。なお、第23図では印加電圧 Vx は、理解を容易にするために絶対値であらわしたが、液晶は交流駆動する必要があるため、第24図で示すように1フィールドごとにコモン電圧を中心に正および負極性の電圧を印加している。以上のことは以下の図面に対しても同様である。以下、1つの画素に注目

して説明する。

ソースドライブIC2102は、入力されるアナログ信号をサンプルホールドして電圧データD_xを作成する。また、前記ICは前記電圧データD_xを一走査線分保存し、ゲートドライブIC2103と同期をとりソース信号線に印加する電圧V_xを出力する。今、フィールドで注目している画素（以後、単に画素と呼ぶ）への電圧データがD₂からD₀に変化したとする。するとソースドライブIC2102は電圧V₀をソース信号線に出力し、前記電圧はゲートドライブIC2103と同期がとられ画素に輸入される。しかしながら、フィールドF₀では、前記電圧V₀が印加されても前記電圧V₀に相当する所望値の透過量T₀にならず、通常3〜4フィールド以上遅れて所望値のT₀になる。これは液晶の立ち上がり速度つまり電圧を印加してから所望値の透過量になるまでの応答時間が遅いためである。なお、液晶の立ち上がりとはTN液晶の場合、液晶に電圧が印加され液晶分子のネジレがほどけた状態に

なることを、逆に液晶の立ち下がりとはネジレがもとにもどる状態となることを言う。この液晶のネジレの状態が光の透過量に関係し、本明細書では印加電圧が高くなるほど液晶のネジレがほどけ透過率が高くなるものとする。以上のように従来の液晶パネルの駆動方法ではビデオ信号の輝度信号に相当する印加電圧V_xをそのまま画素に印加していた。

発明が解決しようとする課題

しかしながら、従来の液晶制御回路およびその駆動方法では、液晶の立ち上がり速度が遅い、つまり電圧を印加してから所定の透過量になる時間が3〜4フィールド以上要するため画像の尾ひきがあらわれる。この画像の尾ひきとは画素に印加している電圧に対して液晶の透過率の変化が追従しないために表示画素が変化した際、映像の輪郭部分などに、前フィールドの画像が影のように表示として現われる現象をいう。この現象は一定以上の速さで映像の動きがあるとき出現し、画像品位を著しく悪化させる。

本発明は、以上の課題を解決するためになされたもので、大画面、高解像度の画像表示に対応できる液晶制御回路および液晶パネルの駆動方法を提供するものである。

課題を解決するための手段

上記課題を解決するために、第1の本発明の液晶制御回路は、液晶に印加する電圧値に相当する第1のデータを記憶するフィールドメモリと、第1のデータと第1のデータ以後に液晶に印加する電圧値に相当する第2のデータを演算する演算器と、前記演算器の演算結果により第1のデータ以後に出力される電圧値に相当する第3のデータを補正する補正器を具備している。

また、第2の本発明の液晶制御回路は、液晶に印加する電圧値に相当する第1のデータを記憶するフィールドメモリと、第1のデータと第1のデータ以後に液晶に印加する電圧値に相当する第2のデータを演算する演算器と、前記演算器の演算結果により前記第1のフィールド以後のフィールドおよび前記フィールド直後のフィールドで液

晶に印加する電圧値に相当するデータを補正する補正手段を具備している。

また、第3の本発明の液晶制御回路は、液晶に印加する電圧値に相当するデータを記憶するフィールドメモリと、前記フィールドメモリの同一アドレスまたは近傍のアドレスのデータを演算する演算手段と、前記演算手段の結果により前記演算を行なったアドレスのデータのうち少なくとも1つ以上のデータを補正する補正手段と、前記補正を行なったアドレスを記録する記録手段と、前記フィールドメモリにデータを順次書き込むデータ入力手段と、前記フィールドメモリに格納されたデータを順次読み出すデータ出力手段を具備している。

一方、第1の本発明の液晶パネルの駆動方法は、第1のフィールドで任意の画素に印加する第1の電圧の絶対値V₁と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値V₂にV₁<V₂なる関係が成り立ち、かつ前記第2の電圧の絶対値V₂が所定値より小

さいまたは V_1 と V_2 との電位差が所定閾値以上の条件のうち少なくとも一方の条件を満足する時に、前記第1のフィールド以後のフィールドで前記第2の電圧の絶対値 V_2 よりも大きい絶対値 V_3 なる第3の電圧を前記画素に印加するものである。

また、第2の本発明の液晶パネルの駆動方法は、第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 > V_2$ の関係が成り立ち、かつ $V_1 - V_2$ が所定閾値以下の時に、前記第1のフィールド以後の第3のフィールドで前記第2の電圧の絶対値 V_2 よりも小さい絶対値 V_3 なる第3の電圧を前記画素に印加するものである。

また、第3の本発明の液晶パネルの駆動方法は、第1のフィールドで任意の画素に印加する絶対値 V_1 なる第1の電圧値と前記第1のフィールド以後の第2のフィールドで前記画素に印加する絶対値 V_2 なる第2の電圧値の間に $V_1 < V_2$ なる関

係が成り立つ時に、前記第1のフィールド以後の第3のフィールドで V_2 よりも大きい電圧を印加し、かつ前記第3のフィールド直後のフィールドで V_2 よりも小さい電圧を前記画素に印加するものである。

さらに、第4の本発明の液晶パネルの駆動方法は、第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素と前記画素の近傍に位置する画素のうち少なくとも一方に印加する第2の電圧の絶対値 V_2 から前記第2のフィールド内で到達する液晶の透過率を求め、前記透過率と前記 V_2 なる電圧を印加した時の定常的な液晶の透過率との差が所定閾値以上の時、前記 V_2 の値を補正して前記画素と前記画素の近傍に位置する画素のうち少なくとも一方に補正電圧を印加するものである。

作用

液晶の立ち上がり時の応答時間は第5図に示すように印加電圧の2乗にほぼ反比例するため、第

1の本発明の液晶パネルの駆動方法は、液晶に印加する電圧が比較的低く立ち上がり時間に長時間を要する場合、定常値の印加電圧よりも絶対値の大きい電圧を印加することにより応答時間を改善している。また、液晶の立ち下がり時の応答時間は印加電圧の変化量が大きいほど速くなるため、第2の本発明の液晶パネルの駆動方法では、立ち下がり時の液晶への印加電圧の変化量が小さい場合、定常値の印加電圧よりも絶対値が小さい電圧を印加することにより応答時間を改善している。また、第1の本発明の液晶制御回路は、現在画素に印加している電圧値と、次のフィールドで前記画素に印加する電圧値とを比較・演算する補正器を有しており、前記補正器の結果に基づき、次のフィールドで画素に印加する電圧値を補正するものである。第1の本発明の液晶パネルの駆動方法のように絶対値の大きい電圧を印加することにより液晶の立ち上がり時の応答時間は改善できるが、前記方法を用いても動きの早い画像では画像の尾ひきが発生する。そこで、さらに液晶の応答時間

を改善するため、第1のフィールドで絶対値のかなり大きな電圧を液晶に印加し、急速に液晶を立ち上がらせたのち、直後の第2のフィールドで低い絶対値の電圧を印加して立ち下がらせる。このように、2フィールドにわたり画素に印加する電圧を制御し、2フィールドで平均的に液晶の目標透過率を得る。

この駆動方法を実現するために、第2の本発明の液晶制御回路は、連続したフィールドでの画素に印加する電圧値を比較・演算する補正器を有している。以上の第1、第2および第3の液晶パネルの駆動方法では、前後2フィールドの液晶に印加する電圧値を変化させて、液晶の立ち上がりおよび立ち下がり時間を改善しているが、画像の表示状態を急激に制御すると、ぎこちない画像表示になる場合がある。そこで第4の本発明の液晶パネルの駆動方法では、数フィールドにわたり印加電圧値を考慮し積分的な効果をもたして液晶の印加電圧を補正する。この補正を実現するために第3の本発明の液晶制御回路は、数フィールドにわ

たり画素に印加する印加電圧を比較・演算する補正器を有し、また前記補正器は画素の印加電圧の補正を行なう際、前記画素の近傍の画素に印加する電圧値も考慮して補正を行なう機能をも有している。

実施例

以下、図面を参照しながら第1の本発明の液晶制御回路および第1および第2の液晶パネルの駆動方法について説明する。まず、本発明の液晶制御回路の一実施例について説明する。

第1図は本発明の液晶制御回路のブロック図である。ただし、説明に不要な部分は省略している。このことは以下の図面に対しても同様である。第1図において、101はA/D変換器103への入力電圧範囲を規定するためのゲインコントロール回路、102、108はローパスフィルタ、104はフィールドメモリ、105はフィールドメモリに格納されたデータを演算し、データの大小および各データ間の大きさの差などを演算する演算器、106は演算器105の出力結果により

フィールドメモリ104のデータの補正を行なう補正器、107はD/A変換器、109は正極性と負極性のビデオ信号を作る位相分割回路、110はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、111はソースドライバIC112およびゲートドライバIC113の同期および制御を行なうためのドライバ制御回路である。さらに第2図は、第1図においてフィールドメモリ104、演算器105および補正器106の部分のブロック図である。第2図において201、202、203、204はフィールドメモリ205、206、207のうち任意のフィールドメモリとデータ入出力信号線とを接続し、前記メモリ内容の書き込みおよび読み出しができるように設定するフィールドメモリ切り換え回路、208は2つのフィールドメモリのデータ内容の差などを求め、またデータの大きさよりデータの補正の可否などを出力する演算器、209は前記演算器の出力結果によりフィールドメモリの内容の補正などを行なうデータ補正器、210はデー

タ補正器がデータ補正の為に参照するデータテーブルである。またデータテーブル210は、たとえば第3図に示すようにメモリに仮想的に2つのフィールドメモリの内容の差 ΔV_x とデータ D_x により補正データが参照できるように構成されている。なお、データの計算、比較速度の問題から必要に応じて演算器208またはデータ補正器209内にデータ内容、アドレスなどを一時記憶するキャッシュメモリなどを付加してもよい。

以下、第1図、第2図および第3図を参照しながら第1の本発明の液晶制御回路について説明する。まずビデオ信号はゲインコントロールアンプによりA/D変換の入力信号範囲に合うように利得調整が行なわれる。次に前記信号はLPF102を通り不必要な高周波成分を除去されたのちA/D変換器103でA/D変換される。A/D変換された液晶に印加する電圧に相当するデータはフィールドメモリ切り換え回路201によりフィールドごとに3つのフィールドメモリに順次格納される。つまり第1番目のフィールドのデータはフ

ィールドメモリ205に、第2番目のフィールドのデータはフィールドメモリ206に、第3番目のフィールドのデータはフィールドメモリ207に、第4番目のフィールドのデータはフィールドメモリ205に、第5番目のフィールドのデータはフィールドメモリ206に順次格納されていく。ここでは簡単のために、第1番目のフィールドのデータがフィールドメモリ205に、第2番目のフィールドのデータがフィールドメモリ206に、第3番目のフィールドのデータがフィールドメモリ207に格納されており、かつ次のD/A変換器107に送られるデータの順はフィールドメモリ205、フィールドメモリ206、フィールドメモリ207の順であるとして説明する。

今、D/A変換器へはフィールドメモリ205のデータが転送されている。またA/D変換器203はフィールドメモリ207にデータを書きこんでいる。なお、フィールドメモリ205のデータの内容はすでに補正されているものとする。同時に演算器208はフィールドメモリ切り換え

回路202と203によりフィールドメモリ205と206とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。前記演算結果が所定条件を満足するとき、前記画素のフィールドメモリ上のアドレス、データなどをデータ補正器209に転送する。データ補正器209はデータテーブル210を参照し、補正データを求めて、前記補正データをフィールド206上の前記画素に印加するデータが格納されたアドレスに書きこむ。この時、前記データには補正したことを示す情報が記録される。具体的にはデータの所定ビットをONにする。この動作を順次フィールドメモリのデータに対して行なう。また前記1つのフィールドに対する動作は、フィールドメモリ205のデータの転送が完了する時間以内に終了する。したがって、フィールドメモリ205の次にD/A変換器107には補正されたフィールドメモリ206のデータが転送することができる。

次にフィールドメモリ206のデータが転送さ

れている時、演算器208はフィールドメモリ切り換え回路203、204によりフィールドメモリ206と207とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。また、データ補正器209は、フィールドメモリ207のデータの補正を行なっている。同時にフィールドメモリ205には順次A/D変換器103でデジタル化されたデータが格納される。以上の動作を順次行なうことにより補正されたデータがD/A変換器107に転送され、D/A変換器107でアナログ信号となった信号はローパスフィルタ108で不要な高周波成分を除去された後、位相分割回路109に転送される。以下の動作は従来の液晶制御回路とほぼ同様であるので説明を省略する。

以下、図面を参照しながら第1の本発明の液晶パネルの駆動方法の一実施例について説明する。第4図は第1の本発明の液晶パネルの駆動方法の説明図である。第4図では補正前の電圧データがフィールド番号 F_1 で D_1 から D_5 に変化してい

る場合を示している。なお、電圧データ D_1 によりソースドライバIC112よりソース信号線に出力される電圧を V_1 、また前記電圧 V_1 の印加により得られる液晶の透過量を T_1 とする。なお、添字の大きさは説明を容易にするために付加したものであり、電圧などの物理的大きさを定量的にあらわすものではない。このことは以下の説明でも同様である。同じく電圧データ D_5 により出力される電圧を V_5 、透過量を T_5 とする。

第4図で示すように電圧 V_1 、 V_5 で示す電圧が比較的小さく、つまりコモン電圧に近く、かつ $V_5 - V_1 > 0$ なる関係が成り立つ時は液晶の立ち上がり速度が遅く所定の透過量まで変化するのに長時間を要する。たとえば一例としてTN液晶を反射モードで用い、かつ印加電圧を液晶が光を透過させない最小電圧値(以後、黒レベル電圧と呼ぶ)が2.0V、液晶が最大量の光を透過させる最大の電圧値(以後、白レベル電圧と呼ぶ)が3.5Vの液晶パネルにおいて、印加電圧 V_1 を2.0V、変化した電圧 V_5 を2.5Vとすると所定

の透過量になる時間は約70~100msecである。したがって、応答に要する時間は2フィールド以上となり画像の尾ひきが発生する。この応答時間は V_5 が大きくなるほど小さくなり、2フィールド内の33msec以内に応答するようになる。

このように電圧 V_5 が所定値より小さい時は電圧 V_5 を印加するフィールド F_5 で電圧 V_5 よりも高い電圧が印加されるように電圧データを補正する。具体的には液晶制御回路によりフィールド F_5 と F_4 のデータを比較したとき当該画素の電圧変化量がわかるため、データ補正回路209によりフィールドメモリ F_4 のデータを D_5 から D_1 に補正する。その時のデータの状態を第4図の補正電圧データの欄に示す。

ソースドライバIC112はフィールド番号 F_5 で前記補正電圧データ D_1 によりソース信号線に V_1 なる電圧を印加する。したがって液晶の立ち上がり特性は改善され、 F_5 で示す1フィールド内で所定の透過量 T_5 が得られる。なお補正

電圧データつまり液晶の立ち上がりの時の応答性を改善するために印加する電圧 V は実験などにより下記(1)式の A 、 B 、 C の定数を求めることにより得られる。

$$R = \frac{C}{AV^2 - B} \quad \dots (1)$$

ただし、 R は所望の画像表示状態により定められる応答時間であり、1フィールドの整数倍の時間である。前述の液晶パネルの場合、たとえば電圧 V_7 として3.0～3.5Vを印加することにより20～30 msecに応答時間を改善できる。

第6図は他のデータの補正の一例である。第6図において補正前の電圧データをフィールド F_1 で D_1 、 F_2 で D_2 、 F_3 で D_3 、 F_4 で D_4 、 F_5 以後で D_5 とする。なお、比較すべき所定値を D_0 とする。この例の場合、まず F_1 の D_1 と F_2 の D_2 のデータにより $D_2 - D_1 > 0$ かつ D_2 が所定値 D_0 より小さいことがわかる。そこでデータテーブルなどから補正データ D_7 を求め F_2 の D_2 が D_7 に補正される。次に F_3 の D_3 と F_4 の D_4 が比較され、 $D_4 - D_3 > 0$ かつ

D_4 が所定値 D_0 より小さいことがわかる。そこで、データテーブルより補正データ D_8 を求め F_4 の D_4 が D_8 に補正される。次に、 F_5 の D_5 と F_6 の D_6 が比較される。この場合、 $D_6 - D_5 > 0$ であるが D_6 が所定値 D_0 より大きいのでデータの補正は行なわれない。したがって、 F_6 の D_6 は D_6 のままである。以上のようにして順次電圧データは補正され、第6図の補正電圧データ欄のようになり、同図のような印加電圧が画素に印加される。以上のように電圧データに補正され、所定の応答時間つまり画素の尾ひきのない映像が得られる。

以下、図面を参照しながら第1の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第7図(a)、(b)、(c)は第1の本発明の液晶パネルの駆動方法の第2の実施例の説明図である。第7図(a)ではフィールド番号 F_4 で電圧データが D_4 から D_5 に、第7図(b)では第7図(a)と同様にフィールド番号 F_5 で電圧データが D_5 から第7図(c)と同様に D_6 に変化している。しかし、液晶

の透過量は第7図(a)の場合はフィールド番号 F_4 で所定値の透過量の T_5 になっているが、第7図(b)ではフィールド番号 F_5 内の時間では所定値の透過量 T_5 となっていない。これは液晶の応答性は目標透過量が同一でも、現在印加されている電圧と前記目標透過量になるための印加電圧の電圧との電位差により変化に要する時間が異なるためである。たとえば、前述の液晶パネルなどの仕様では、印加電圧が2Vから3Vに変化したときには所定の透過量になるまで40～50 msecを要するが、2.5Vから3Vに変化するときには20～30 msecで応答する。そこで、第1の本発明の液晶パネルの駆動方法の第2の実施例では第7図(c)で示すように、データテーブルなどから補正データ D_{17} を求め、フィールド番号 F_5 のデータを D_5 から D_{17} に補正する。このように現在画素に印加されている電圧と次に印加する電圧の電位差が所定閾値以上の時は、データの補正を行なう。第7図(c)の場合は、印加電圧 V_5 が印加されるフィールドで、画素に前記電圧よりも高い印加

電圧 V_{17} を印加することにより液晶の応答時間が改善され、フィールド番号 F_5 で所定値の透過量 T_5 が得られる。なお、前記第1の本発明の液晶パネルの駆動方法の第1の実施例と第2の実施例の液晶パネルの駆動方法を組みあわせる、つまり現在画素に印加されている第1の電圧と次に印加する第2の電圧の電位差および第2の電圧の大きさにより、補正データを作成することにより、更に最適な液晶パネルの駆動方法が行なわれることは言うまでもない。

以下、図面を参照しながら第2の本発明の液晶パネルの駆動方法の一実施例について説明する。第8図(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図である。第8図(a)ではフィールド番号 F_4 で電圧データが V_4 から V_5 に変化している。しかし、液晶の透過量はフィールド番号 F_4 内で所定値の透過量にならない。これは液晶の立ち上がり時の応答性は現在画素に印加されている電圧と次に印加される電圧との電位差に関係するためである。たとえば、前述の液晶パネルなどの

仕様では、印加電圧が3.5 Vから2.0 Vに変化する時には所定の過渡量になるまで30〜40 msecの時間を要するが、印加電圧が3.5 Vから0 Vに変化させた場合10〜20 msecで応答する。そこで、第2の本発明の液晶パネルの駆動方法では第8図例で示すように、データテーブルなどから電圧データ D_0 より小さい補正データ D_1 を求め、フィールド番号 F_0 のデータを D_0 から D_1 に補正する。したがってフィールド番号 F_0 では、フィールド番号 F_0 で印加される V_0 よりも小さい電圧 V_1 が画素に印加されることになり、液晶の立ち下がり特性が改善される。前記補正データつまり補正印加電圧は、液晶の立ち下がり時の応答時間は変化する電圧の大きさにおよそ比例することにより求められる。なお、前記第2の本発明と第1の本発明とを組みあわせることにより一層最適な液晶パネルの駆動方法が行えることは言うまでもない。また、本発明の実施例においては1フィールド内だけのデータを補正するとしたが、これに限定するものではなく、たと

えば第9図に示すように、液晶の特性および必要画像表示状態を考慮して複数のフィールドにわたりデータを補正してもよい。また、本発明の液晶制御回路においては3つのフィールドメモリを使用するとしたがこれに限定するものではなく、たとえば遅延回路などを用いてフィールド間のデータの比較などを行なうことによりフィールドメモリ数を減少できることは言うまでもない。また、フィールド間の同一画素の電圧データを比較、演算するとしたが、たとえばテレビ画像の場合、近傍画素の信号は非常に似ているため、第1のフィールドでの画素の電圧データと第2のフィールドの前記画素の近傍の電圧データとを比較してもよい。また、本発明の液晶制御回路の実施例においては、隣接フィールド間のフィールドメモリの内容を演算するとしたが、たとえば、演算器208でフィールドメモリ205と206間のデータ比較などを行なってもよいことは言うまでもない。

以下、図面を参照しながら第2の本発明の液晶制御回路および第3の液晶パネルの駆動方法につ

いて説明する。まず、第2の本発明の液晶制御回路の一実施例について説明する。第10図は本発明の液晶制御回路のブロック図である。第10図において、1001はA/D変換器1003への入力電圧範囲を規定するためのゲインコントロール回路、1002、1012はローパスフィルタ、1004、1005、1006、1007はフィールドメモリ、1008はフィールドメモリに格納されたデータを演算し、データの大小および各データ間の差などを演算する演算器、1009は演算器1008の出力結果によりフィールドメモリのデータの補正を行なう補正器、1010はデータ補正器1009がデータの補正値を求めるために参照するデータテーブルである。

以下、第10図を参照しながら第2の本発明の液晶制御回路について説明する。まず、ビデオ信号はゲインコントロールアンプによりA/D変換の入力信号範囲に合うように利得調整が行なわれる。次に前記信号はLPF1002を通り不必要な高周波成分を除去されたのちA/D変換器

1003でA/D変換される。A/D変換された液晶に印加する電圧に相当するデータはフィールドごとに4つのフィールドメモリに順次格納される。つまり第1番目のフィールドのデータはフィールドメモリ1004に、第2番目のフィールドのデータはフィールドメモリ1005に、第3番目のフィールドのデータはフィールドメモリ1006に、第4番目のフィールドのデータはフィールドメモリ1007に、第5番目のフィールドのデータはフィールドメモリ1004に順次格納されていく。ここでは簡単のために、第1番目のフィールドのデータがフィールドメモリ1004に、第2番目のフィールドのデータがフィールドメモリ1005に、第3番目のフィールドのデータがフィールドメモリ1006に、第4番目のフィールドのデータがフィールドメモリ1007に格納されており、かつ次のD/A変換器1011に送られるデータの順はフィールドメモリ1004、フィールドメモリ1005、フィールドメモリ1006、フィールドメモリ1007

の順であるとして説明する。

今、D/A変換器へはフィールドメモリ1004のデータが転送されている。またA/D変換器1003はフィールドメモリ1007にデータを書きこんでいる。なお、フィールドメモリ1004のデータ内容はすでに補正されているものとする。同時に演算器1008はフィールドメモリ1004と1005とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。前記演算結果が所定条件を満足するとき、前記画素のフィールドメモリ上のアドレスデータなどをデータ補正器1009に転送する。データ補正器1009はデータテーブル1010を参照し補正データを求めて、前記補正データをフィールドメモリ1005、1006上の前記画素に印加するデータが格納されたアドレスに書きこむ。この時前記データには補正されたことを示す情報も書きこまれる。なおフィールドメモリ1005のデータがすでに補正されたものである時は、前記アドレスのデータは補正を行

わない。この動作を順次フィールドメモリのデータに対して行なう。また前記1つのフィールドに対する動作は、フィールドメモリ1004のデータの転送が完了する時間以内に終了する。したがってフィールドメモリ1004の次のD/A変換器1011には補正されたフィールドメモリ1005のデータが転送される。次にフィールドメモリ1005のデータが転送されている時、演算器1008はフィールドメモリ1005と1006とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。また、データ補正器1009は、フィールドメモリ1006、1007のデータの補正を行なっている。同時にフィールドメモリ1004には順次A/D変換器1003でデジタル化されたデータが格納される。以上の動作を順次行なうことにより補正されたデータがD/A変換器1011に転送され、D/A変換器1011でアナログ信号となった信号は、ローパスフィルタ1012で不要な高周波成分を除去された後、位

相分割回路1013に転送される。以下の動作は従来の液晶制御回路とはほぼ同様であるので説明を省略する。なお、演算器は1フィールドメモリに対し1つのように表現したが、演算速度などの問題から、通常1フィールドメモリを複数の領域に分割し、各分割されたフィールドメモリに対して1つの演算器を設けてもよい。データ補正器も同様である。

以下、図面を参照しながら第3の本発明の液晶パネルの駆動方法の一実施例について説明する。第11図は、第3の本発明の液晶パネルの駆動方法の説明図である。第11図では補正前の電圧データがフレーム番号 F_2 で D_2 から D_0 に変化している場合を示している。なお、電圧データ D_2 によりソースドライブIC1016よりソース信号線に出力される電圧を V_2 、また前記電圧 V_2 の印加により得られる液晶の透過量を T_2 とする。同じく電圧データ D_0 により出力される電圧を V_0 、前記電圧による定常的な透過量を T_0 とする。第11図で示すように電圧 V_2 、 V_0 で示す

電圧が比較的小さく、つまり、コモン電圧に近く、かつ $V_2 - V_0 > 0$ なる関係が成り立つ時は液晶の立ち上がり速度が遅く所定の透過量まで変化するのに長時間を要する。この応答時間は V_0 が大きくなるほど小さくなり、2フィールド内の1/30秒以内で応答するようになる。

そこで本発明の液晶の駆動方法では本発明の液晶制御回路を用い、フィールド番号 F_2 のフィールドメモリの電圧データとフィールド番号 F_0 のフィールドメモリの電圧データを順次比較し、たとえば、第11図で示すようにフィールド番号 F_2 で画素の電圧データが D_2 から D_0 に変化しており、立ち上がり時間が遅いと演算器1008が判定した場合はデータ補正器1009に信号を送る。データ補正器1009は前記信号にもとづきフィールド番号 F_2 と F_0 のフィールドメモリの前記画素の電圧データを補正する。この場合、フィールド番号 F_2 の電圧データは前記電圧データ D_0 よりも大きく、フィールド番号 F_0 の電圧は前記電圧データ D_0 よりも小さく補正される。な

お、前記補正データはあらかじめ実験などにより定められている。

以上の処理によって、電圧データは第11図の補正電圧データ欄のようになる。前記データは順次D/A変換され、ソースドライブIC1016に送られ、前記ICにより第11図の印加電圧が両素に印加される。まずフィールド番号F₁で電圧V₁が印加され、液晶は急激に立ち上がり、1フィールド時間内で定常透過量T₁になる。つぎにフィールド番号F₂で電圧V₂が印加され、液晶は立ち下がり1フィールド時間内で定常透過量T₂になる。さらにフィールド番号F₃で目標の電圧V₃が印加されることにより、目標透過量T₃が得られる。

以上の印加電圧V₁およびV₂の大きさは第11図の斜線で示すAの面積とBの面積が実効的に等しくなる電圧が選ばれる。したがって、フィールド番号F₁では目標透過量T₁を超えるため明るくなるが、フィールド番号F₂で目標透過量T₂を下まわるため暗くなる。しかし、変化は

に要する時間が異なるためである。

そこで、本実施例では第14図で示すように、データテーブルなどから補正データD₁を求め、フィールド番号F₁のデータをD₁からD₂に補正する。またフィールド番号F₂のデータをD₂からD₃に補正する。以上の処理は前述した第1の実施例と同様に第2の本発明の液晶制御装置を用いて行なう。このように、現在両素に印加されている電圧と次に印加する電圧の電圧差が所定閾値以上の時は電圧データの補正を行なう。したがって、第14図のようにフィールド番号F₁で電圧V₁が印加され、液晶は急激に立ちあがり、1フィールド時間内で定常透過量T₁になる。つぎにフィールド番号F₂で電圧V₂が印加され、液晶は1フィールド時間内で定常透過量T₂になる。なお、前述の本発明の液晶パネルの駆動方法と同様に印加電圧V₁とV₂の大きさは第14図の斜線で示すAの面積とBの面積が実効的に等しくなる電圧に選定される。したがって、視覚的にはフィールド番号F₁からほぼ規定値の目標透過量

1/30秒であるので視覚的にはフィールド番号F₁からほぼ目標透過量T₁が得られるように見える。以上のように電圧データを補正することにより、液晶の立ち上がり時間つまり応答速度は改善され、画像の尾ひきのない映像が得られる。

以下、図面を参照しながら第3の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第12図、第13図、第14図は第3の本発明の第2の実施例における液晶パネルの駆動方法の説明図である。第12図ではフィールド番号F₁で電圧データがD₁からD₂に、第13図ではフィールド番号F₂で電圧データがD₂から第12図と同様にD₃に変化している。しかし、液晶の透過量は第12図の場合はフィールド番号F₁で所定値の透過量のT₁になっているが、第13図ではフィールド番号F₂内の時間では所定値の透過量T₂となっていない。これは先にも述べたように液晶の応答時間は目標透過量が同一でも、現在印加されている電圧と前記目標透過量になるための印加電圧の電圧との電位差により変化

T₂が得られる。

なお、前記第2の本発明の第1の実施例の液晶パネルの駆動方法と第2の実施例の液晶パネルの駆動方法とを組みあわせる、つまり現在両素に印加されている第1の電圧と次に印加する第2の電圧の電位差および第2の電圧の大きさにより電圧データを補正することにより、更に最適な液晶パネルの駆動方法が行なわれることは言うまでもない。また、第2の本発明の液晶制御回路においてはフィールドメモリを4つ用いる例で説明したが、これに限定されるものではない。また、フィールドメモリのデータ比較は、隣接フィールドのデータ、たとえばフィールドメモリ1005と1006間を比較、処理するとしたがこれに限定されるものではなく、たとえばフィールドメモリ1005と1007間を比較、処理しても同様の効果が得られることは明らかである。このことは本発明の液晶パネルの駆動方法についても言うことができる。

また本発明の実施例においては、フィールドメモ

り間の同一画素に印加する電圧データを比較、処理するとしたがこれに限定されるものではない。これは映像表示の場合、任意の画素とその近傍の画素との電圧データはきわめて似かよっているため、たとえば第1フィールドの任意の画素の電圧データと第2フィールドの前記画素に隣接した画素の電圧データを比較、処理しても同様の効果が得られることは明らかである。

さらに、図面を参照しながら第3の本発明の液晶制御回路および第4の本発明の液晶パネルの駆動方法について説明する。まず、第3の本発明の液晶制御回路の一実施例について説明する。第15図は本発明の液晶制御回路のブロック図である。第15図において、1501はA/D変換器1503への入力電圧範囲を規定するためのゲインコントロール回路、1502、1506はローパスフィルタ、1504はデータ処理ブロックであり、より具体的には第16図に示す、1505はD/A変換器、1507は正極性と負極性のビデオ信号を作る位相分割回路、1508はフィー

ルドごとの極性が反転した交流ビデオ信号を出力する出力切り換え回路、1509はソースドライバIC1510およびゲートドライバIC1511の同期および制御を行なうためのドライバ制御回路である。さらに、第16図において1601はフィールドメモリ1およびフィールドメモリ2を具備するフィールドメモリブロック、1602はフィールドメモリ1または2を選択し、アドレスカウンタの示すアドレスにしたがってフィールドメモリにA/D変換器1503でデジタル化されたデータを書きこむデータ入力手段、1603は内部のアドレスカウンタの示すアドレスに従ってフィールドメモリ1および2の同一アドレスのデータを読み出し、比較処理し、データテーブル1604を用いて理想の透過率と予測される実際の透過率の差を求める機能および前記透過率の差が所定閾値よりも大きいときフィールドメモリ1または2の前記アドレスのデータを補正する機能および補正したことを記録する機能を有するデータ処理手段である。また、1604は2

つのアドレスの2つのデータにもとづき、前述の透過率の差および必要に応じて補正データをデータ処理手段1603に出力するデータテーブル、1605はフィールドメモリ1または2を選択し、アドレスカウンタの示すアドレスにしたがってフィールドメモリのデータを順次読み出し、D/A変換器1505に送出するデータ出力手段である。なお、第16図においては1つのフィールドメモリブロックに対し1つのデータ処理手段を用いる例で説明したが、1フィールドあたりの画像データは非常に多いため、1フィールドに対応するフィールドメモリを複数ブロックに分割し、各ブロックごとにデータ処理手段を設け並列処理を行なってもよい。また必要に応じてデータ入力手段1602およびデータ出力手段1605も複数個設けて並列入出力処理を行なう。

以下、第15図および第16図を参照しながら本発明の液晶制御回路について説明する。まず、ビデオ信号はゲインコントロールアンプ1501によりA/D変換器の入力信号範囲に合うように

リ得調整が行なわれる。次に前記信号はローパスフィルタ1502を通り不必要な高周波成分を除去されたのちA/D変換器1503でA/D変換される。前記A/D変換された画素に印加する電圧に相当するデータはデータ入力手段1602にはいる。データ入力手段1602ではフィールドごとにフィールドメモリ1または2を選択し、アドレスカウンタの示すアドレス値に従ってフィールドメモリに書きこむ。一方データ出力手段1605はデータ入力手段1602が選択している他方のフィールドメモリを選択し、内部のアドレスカウンタの示すアドレス値にしたがって、フィールドメモリからデータを順次読み出し、D/A変換器1505に転送する。今、ここで説明を容易にするために、現在フィールドメモリ1にはフィールド番号2のデータが書きこまれており、フィールドメモリ2にはフィールド番号3のデータが書きこまれているとする。また、データ入力手段1602はフィールドメモリ2を選択し、前記アドレスカウンタ(以後、入力カウンタと呼ぶ)

はアドレス3を、データ出力手段1605はフィールドメモリ1を選択し、前記アドレスカウンタ（以後、出力カウンタと呼ぶ）はアドレス1を、データ処理手段1603のアドレスカウンタ（処理カウンタと呼ぶ）はアドレス2を指しているとして説明する。

以上のように前述の状態ではフィールドメモリ2のアドレス3のデータが入力されており、フィールドメモリ1のアドレス1のデータが読み出され、フィールドメモリ1および2のアドレス2の内容が読み出され処理されている。また、前記の3つのカウンタはクロックに同期して同時にカウントアップされる。データ処理手段1603はフィールドメモリ1のアドレス2のデータ D_1 およびフィールドメモリ2のデータ D_2 を読み出す。前記データはデータテーブル1604に転送される。するとデータテーブル1604は前記データに基づき、透過率の差を返す。所定閾値以下の場合はそのままなにも行わず、処理カウンタは1アドレスアップしアドレス3を指す。同時に、出

力カウンタはアドレス2を、入力カウンタはアドレス4を指す。なお、ここでいう所定閾値とは2つある。仮にこれを第1閾値、第2閾値と呼ぶ。これらはともに透過率の差と比較するための閾値であるが、第1閾値は透過率の差が前記閾値をこえるとき、現在データ処理手段1603が処理を行なっているアドレスのデータをただちに補正するためのものであり、第2閾値は複数フィールドにわたり同一アドレスのデータをデータ処理手段1603が処理したとき、複数回前記閾値をこえるときに現在処理を行なっているアドレスのデータを補正するためのものである。

以上のように、3つのカウンタは順次アドレスのアップを行ない、フィールドメモリのデータは処理されていく。今、処理カウンタがアドレス4を指しているとする。するとデータ処理手段1603はフィールドメモリ1のアドレス4のデータ D_1 およびフィールドメモリ2のアドレス4のデータ D_2 を読み出し、データテーブル1604に転送する。仮に前記データの大きさお

よびデータの大きさの差が大きいたるとする。つまりデータ D_1 に対応する印加電圧 V_1 からデータ D_2 に対応する印加電圧 V_2 の変化に液晶が追従できず、透過率の差が第1閾値を越えたとする。すると、データテーブル1604は透過率の差および補正值たとえば電圧データ D_3 をデータ処理手段1603に送出する。データ処理手段1603は前記透過率の差が第1閾値を越えたと判断した場合、フィールドメモリ2のアドレス4のデータ D_2 を D_3 に補正し、また補正値に第1閾値を越えた為補正したことを示すデータ、たとえば1を書き込む。なお、具体的には補正値は設けず、データのビットの所定ビット位置にフラグを設けて前記フラグに書き込んでよい。この場合、第16図に示す補正値に要するメモリは必要でない。本実施例ではデータ処理手段1603で透過率の差が第1閾値を越えたと判定したが、この処理はデータテーブルにあらかじめ記録しておき、2つのデータが与えられることにより、データテーブル1604から直接補正值と第1閾値を

越えたという情報をデータ処理手段1603に送出してもよい。以上のことは以下の説明でも同様である。以上の処理が終了すると3つのカウンタはアドレスアップを行なう。

次にデータ処理手段203はフィールドメモリ1のアドレス5のデータ D_1 およびフィールドメモリ2のアドレス5のデータ D_2 を読み出し、データテーブル1604に転送する。仮に前記データの大きさおよびデータの大きさの差が比較的大きいたるとする。つまりデータ D_1 に対応する印加電圧 V_1 からデータ D_2 に対応する印加電圧 V_2 の変化に液晶が追従できず、透過率の差が第1の閾値は越えないが第2閾値を越えたとする。すると、データテーブル1604は透過率の差または第2閾値を越えることおよび補正值をデータ処理手段1603に送出する。データ処理手段1603はフィールドメモリ1のアドレス5の補正値がデータが書きこまれているかいないかで2通りの処理をする。

まず、フィールドメモリ1の補正値に前回のフ

フィールド間の処理で第2閾値を越えたがデータ補正を行なわなかったことが記録されている場合は、フィールドメモリ2の現在処理アドレスのデータを補正し、かつデータ補正をした旨を補正欄に記録する。逆にフィールドメモリ1の補正欄に何も記述されていない場合あるいは第1または第2閾値を越えデータを補正した場合は、フィールドメモリ2のアドレスのデータは補正せず、補正欄に第2閾値を越えたことのみを書き込む。つまり現在、フィールド番号2と3間のデータ処理を行なっているとすると、前回のフィールド番号1と2間のデータ処理を行なった時、フィールド番号2のデータ補正を行なっているかどうかで処理方法が異なる。このように第1閾値は1回でも前記閾値を越えると判定された場合はデータ補正を行ない、第2閾値は2回連続して前記閾値を越えるときにデータ補正を行なう。第16図に示す例ではフィールドメモリ1のアドレス5の補正欄に何も書かれていないため、フィールドメモリ2のアドレス5のデータは補正せず補正欄に第2閾値を越

示している。

電圧データは当初フィールド番号 F_1 の D_1 からフィールド番号 F_2 で D_2 に変化していたため、データ処理手段1603で透過率の差が第1閾値を越えると判定され、フィールド番号 F_2 のデータが D_2 に補正されている。先にも述べたように、液晶の応答速度は第5図に示すようにほぼ印加電圧の2乗に逆比例するため、液晶の立ち上がりが遅い時は所定値よりも絶対値が大きい電圧を印加することにより改善できる。このように印加電圧を補正することによって映像表示のおくれがなくなり良好な画像品位が得られる。

以下、第4の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第18図、第19図、第20図は本発明の液晶パネルの駆動方法を説明するための説明図である。今、第18図に示すように印加電圧が $V_1 \rightarrow V_2 \rightarrow V_3 \rightarrow V_4$ と変化している場合を考える。透過率の変化は理想的に印加電圧に追従し、下段の理想の透過率曲線となるはずであるが、液晶の応答性が遅いため

えたことを、たとえば2を書き込む。以上の処理をすべてのアドレスに対して行なう。次のフィールド番号4でも同様の処理を行なう。つまり、フィールド番号4のデータはデータ入力手段1602によりフィールドメモリ1のアドレス1から順次書き込む。また、データ出力手段1605は補正処理などが完了したフィールド番号3のデータをフィールドメモリ2のアドレス4から順次読み出す。また、データ処理手段1603はフィールドメモリ1と2のデータを順次読み出し処理を行なう。当然ながら各3つのアドレスカウンタは同期し、アドレスが重ならないように制御される。

以下、図面を参照しながら第4の本発明の液晶パネルの駆動方法の説明を行なう。なお、第17図においては、補正データ欄は本発明の液晶制御回路によりフィールド番号 F_2 のデータを D_2 から D_3 に補正したところを示している。また、印加電圧は補正電圧データによる液晶への印加電圧波形を、透過率欄は実線を理想透過率曲線で点線を補正された印加電圧による実際の透過率曲線を

に、透過率の差はフィールド番号 F_2 で b の大きさ、フィールド番号 F_3 で c の大きさだけずれる。この b 、 c の値は第1閾値より小さいが第2閾値より大きい。このように、複数フィールドにわたり透過率の差が生じると、画像の尾ひきなどが生じ画像品位が劣化する。そこで本発明の液晶制御回路により、第19図の補正電圧データの欄で示すように、フィールド番号 F_3 のデータを D_3 から D_4 に補正する。つまり、フィールド番号 F_1 から F_2 で透過率の差が第2閾値を越え、かつフィールド番号 F_2 から F_3 でも透過率の差が第2閾値を越えることが予測されるためデータ補正を行なっている。このようにデータ補正を行ない、印加電圧をフィールド番号 F_3 で V_4 を印加することにより液晶の応答時間が改善され、画像の尾ひきなどが生じにくくなり、画像品位が向上する。このように、複数フィールドにわたる透過率の変化を考慮して電圧データを補正するのは、第20図のようにフィールド番号 F_2 のデータ D_2 のようなノイズなどにより電圧データに異常な電圧デ

ータが含まれ、前記異常電圧データをも忠実に透過率の変化に追従することを防止するためである。つまり、電圧データの補正が行なわれなければ液晶の応答時間は遅いためにローパスフィルタの効果があるため点線のようになり、異常電圧などを除去できる。また補正は複数フィールドにわたる液晶の透過率を考慮して行なうため、データ補正量を最適に行なうことにより過補正がかかることなく、良好な画質が得られる。

なお、第4の本発明の第1の実施例の液晶の駆動方法と第2の実施例の液晶の駆動方法を組み合わせることにより、一層最適な液晶パネルの駆動方法を行なえることは言うまでもない。

また、本実施例においては1フィールド内だけのデータを補正するとしたが、これに限定するものではなく、たとえば液晶の特性および必要画像表示状態を考慮して複数のフィールドにわたりデータを補正してもよい。

また、本発明の液晶制御回路においては2つのフィールドメモリを使用するとしたがこれに限定

するものではなく、たとえば3つ以上のフィールドメモリを用いても同様の処理を行なえる。また、パイプライン処理を行なうことにより1つのフィールドメモリによる構成も可能である。また、本実施例においては同一画素への電圧データを処理してデータを補正するとしたが、これに限定するものではなく、たとえば映像の場合、注意の画素に印加する電圧データと次のフィールドでの前記の画素の近傍の画素に印加する電圧データとを処理しても同様の処理が行なえることは言うまでもない。

なお、第2図、第10図においてはフィールドメモリを複数個用いているが、本発明はこれに限定するものではない。たとえば、パイプライン処理技術を用いることにより1個あるいは2個のフィールドメモリで同等の機能を有する液晶制御回路を構成できることは明らかである。

また、第1、第2、第3および第4の本発明の液晶パネルの駆動方法を最適に組み合わせることにより、より最適な液晶パネルの駆動方法を実現

できることは言うまでもなく、また、第1、第2および第3の本発明の液晶制御回路を最適に組み合わせる構成することにより、より最適な液晶制御回路を実現できることは言うまでもない。

発明の効果

以上の説明で明らかなように、本発明の液晶パネルの駆動方法および液晶制御回路を用いることにより、液晶の立ち上がり、つまり目標透過量にするための応答時間を短縮することができる。したがって、画像の尾ひきなどがあらわれることなく、良好な映像が得られる。このことは液晶パネルの画面が大型化、高解像度になるにつれて著しい効果としてあらわれる。

4、図面の簡単な説明

第1図、第2図は第1の本発明の液晶制御回路のブロック図、第3図はデータテーブル図、第4図、第6図は第1の本発明の液晶パネルの駆動方法の説明図、第5図は液晶の印加電圧と応答時間の特性図、第7図(a)、(b)、(c)、第9図は第1の本発明の液晶パネルの駆動方法の第2の実施例にお

ける説明図、第8図(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図、第10図は第2の本発明の液晶制御回路のブロック図、第11図は第3の本発明の液晶パネルの駆動方法の説明図、第12図、第13図、第14図は第3の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第15図、第16図は第3の本発明の液晶制御回路のブロック図、第17図、第18図、第19図、第20図は第4の本発明の液晶パネルの駆動方法の説明図、第21図はアクティブマトリックス型液晶パネルの構成図、第22図は従来の液晶制御回路のブロック図、第23図は従来の液晶パネルの駆動方法の説明図である。

101、1001、1501……ゲインコントロール回路、102、108、1002、1012、1502、1506……ローパスフィルタ、103、1003、1503……A/D変換器、104、205、206、207、1004、1005、1006、1007……フィールドメモリ、105、208、1008……

演算器、106、209、1009……補正器、
107、1011、1505……D/A変換器、
109、1013、1507……位相分割回路、
110、1014、1508……出力切り換え回
路、111、1015、1509……ドライバ制
御回路、112、1016、1510……ソース
ドライブIC、113、1017、1511……
ゲートドライバIC、114、1018、
1512……液晶パネル、201、202、
203、204……フィールドメモリ切り換え回
路、210、301、1010……データテー
ブル、1504……データ処理ブロック、1601
……フィールドメモリブロック、1602……デ
ータ入力手段、1603……データ処理手段、
1604……データテーブル、1605……デ
ータ出力手段。

代理人の氏名 弁理士 小堀治 明 はか2名

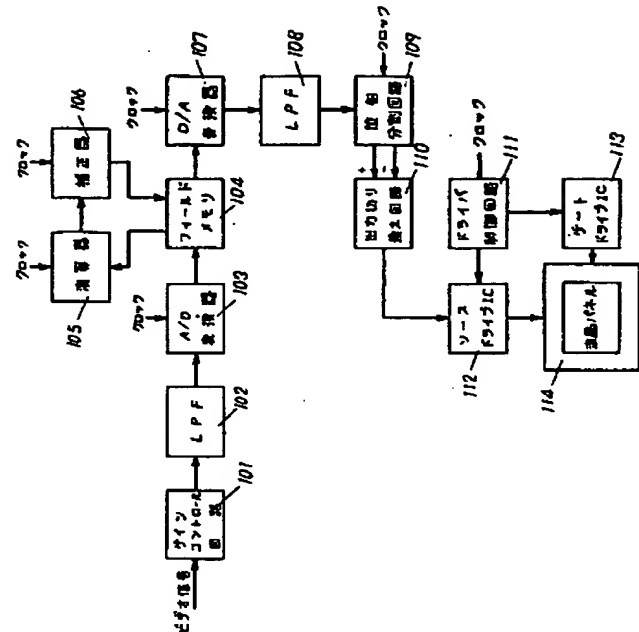
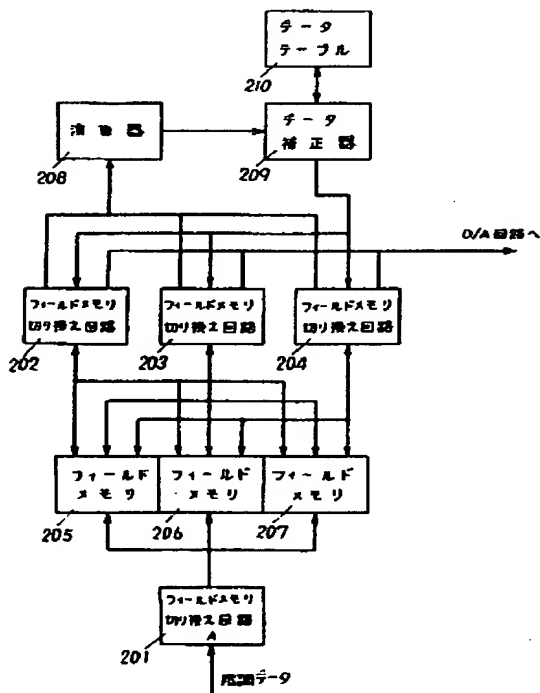


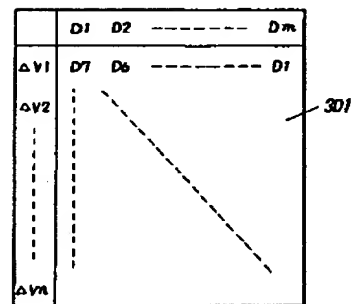
図
1
概
観

第 2 図

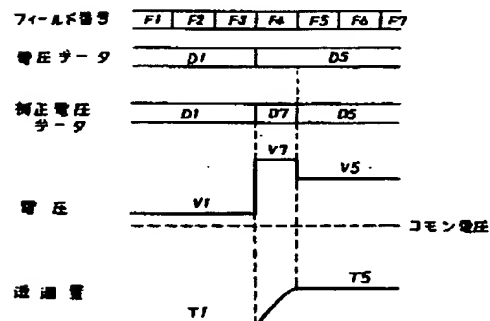


第 3 図

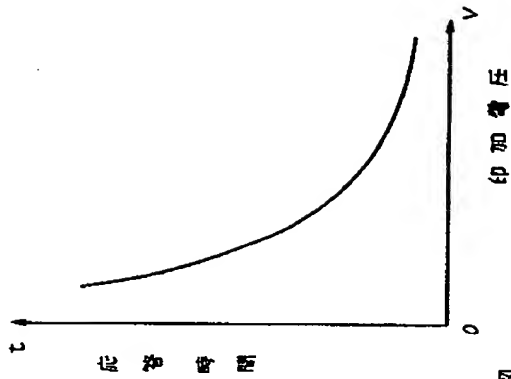
301 --- データテーブル



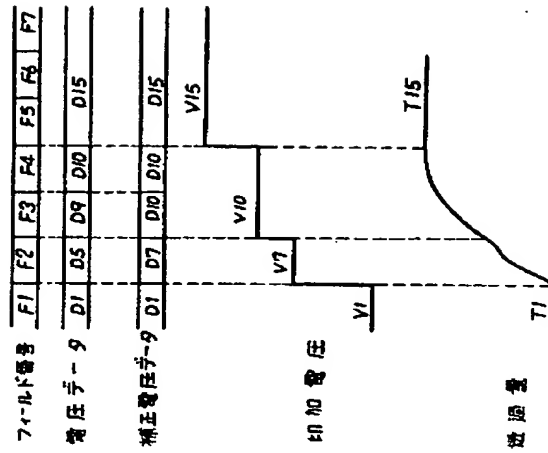
第 4 図



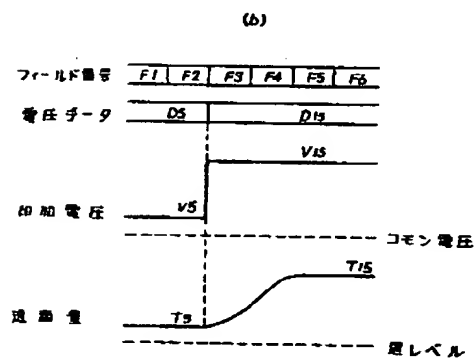
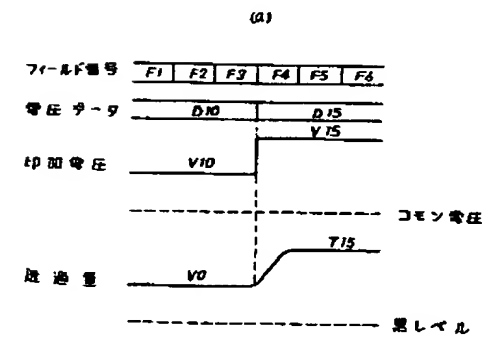
第 5 図



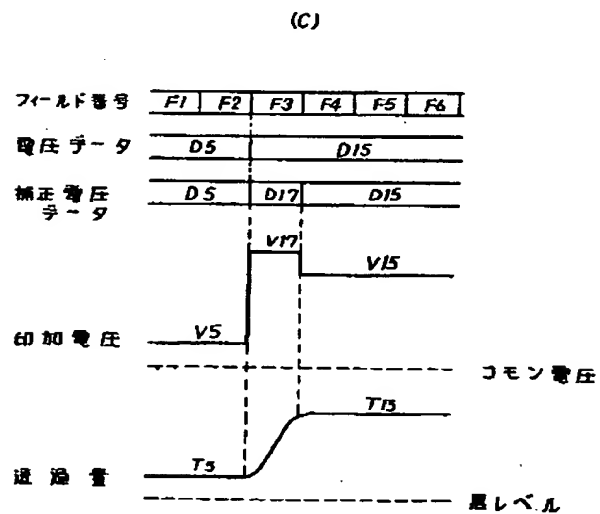
第 6 図



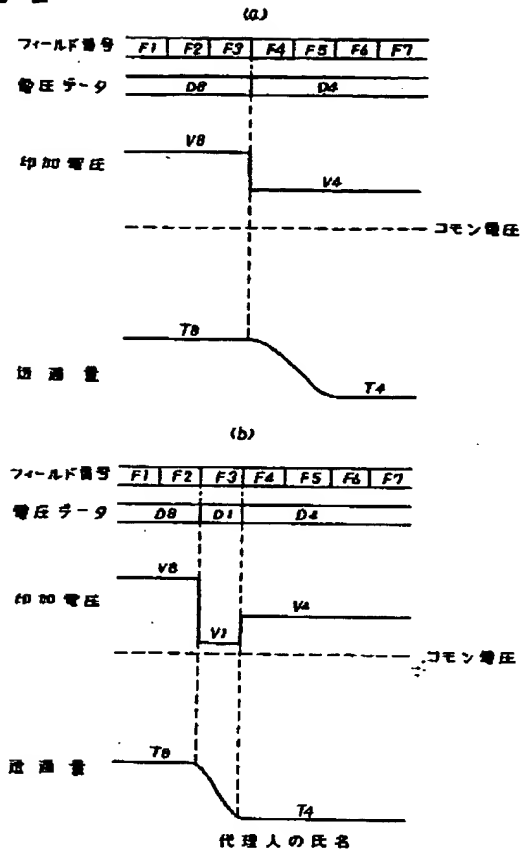
第 7 図



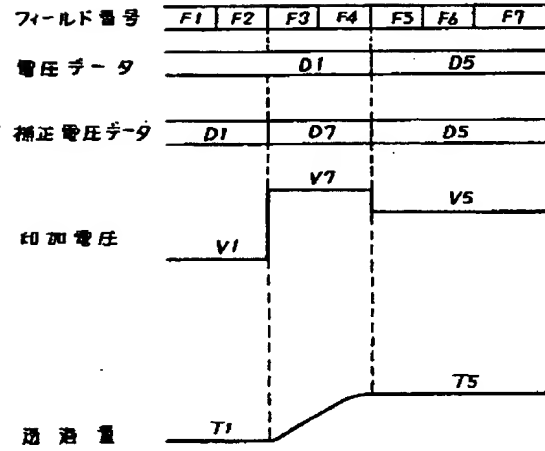
第 7 図



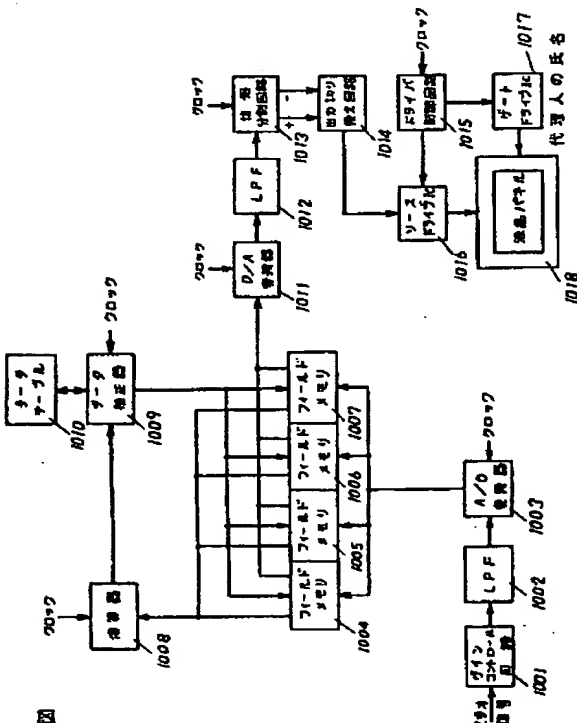
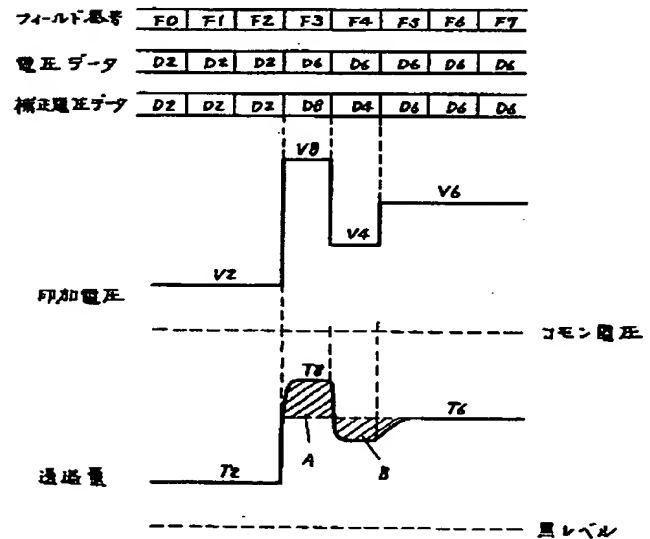
第 8 図



第 9 図

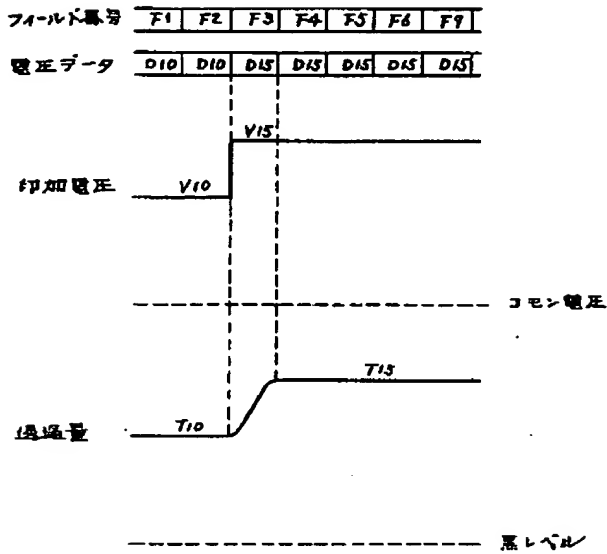


第 11 図

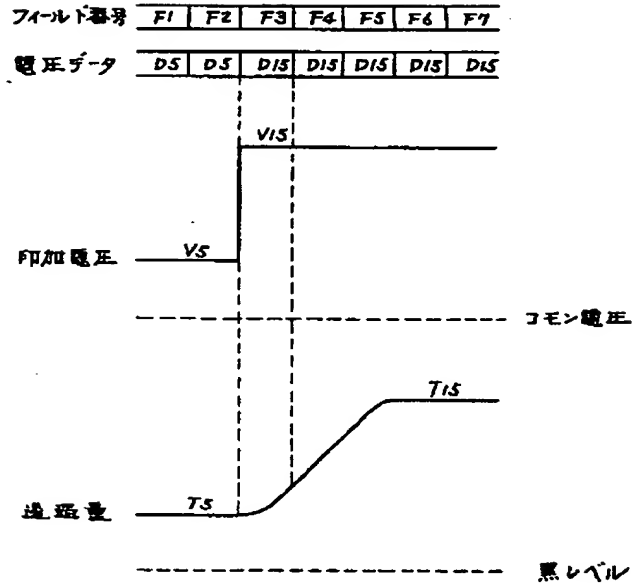


第 10 図

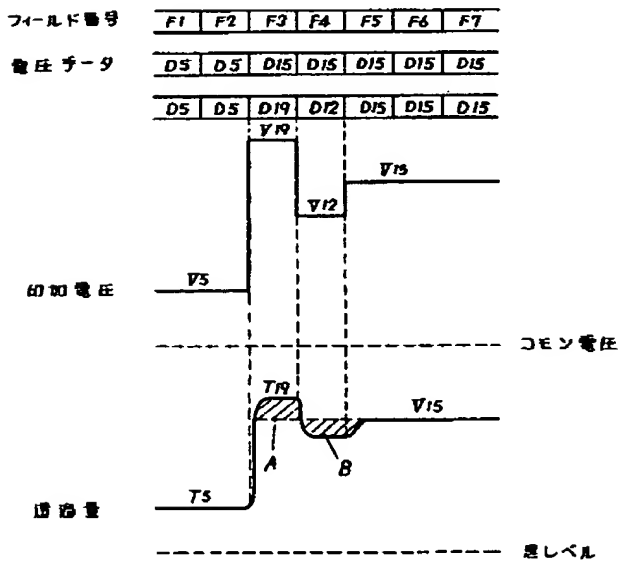
第 1 2 図



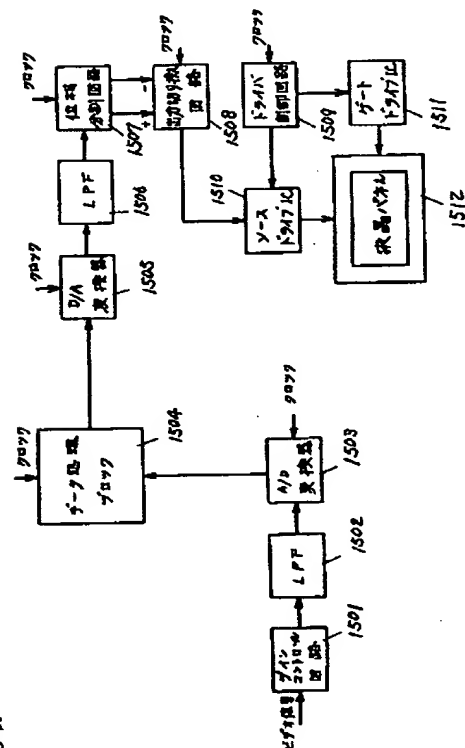
第 1 3 図



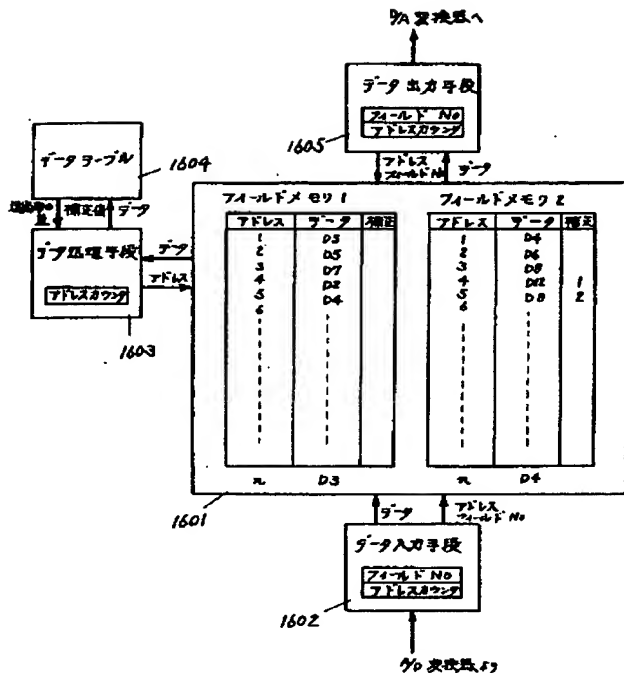
第 1 4 図



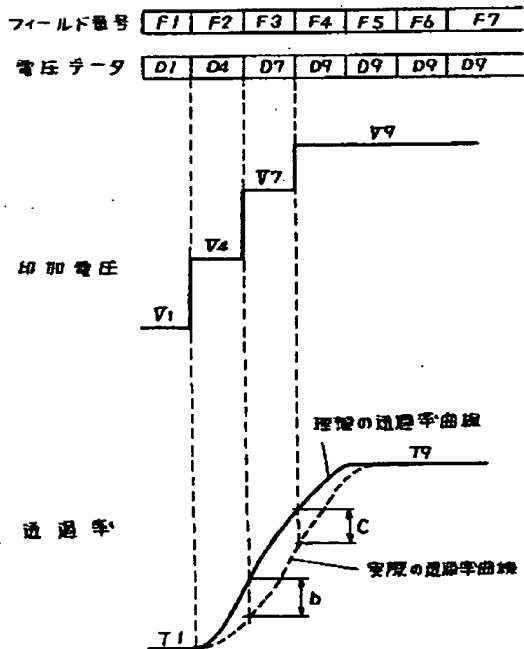
第 1 5 図



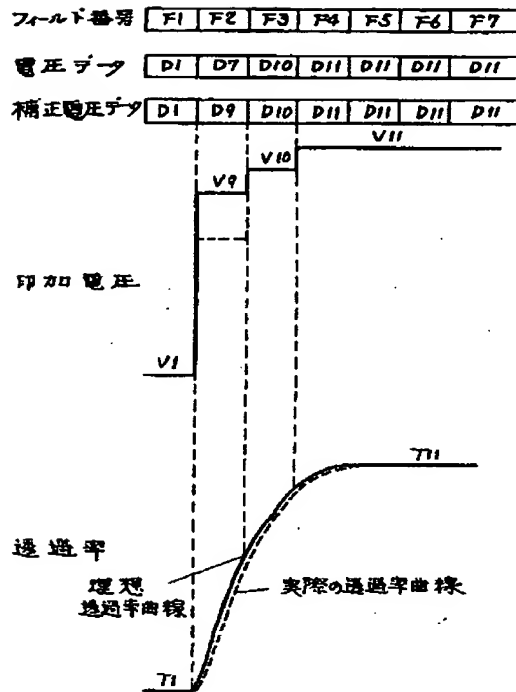
第 16 図



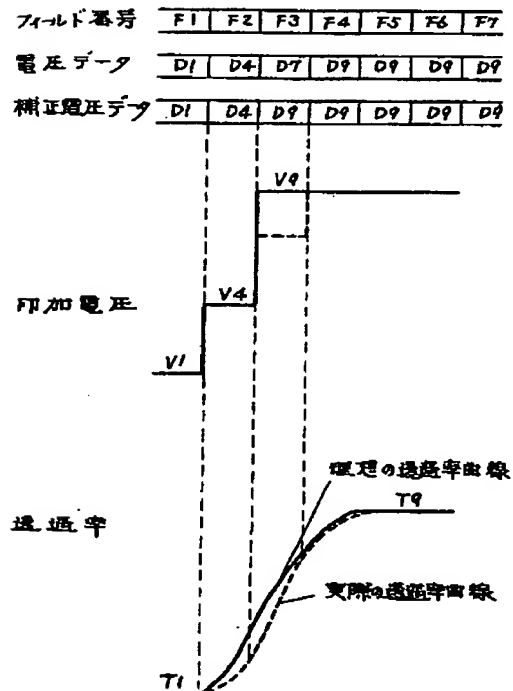
第 18 図



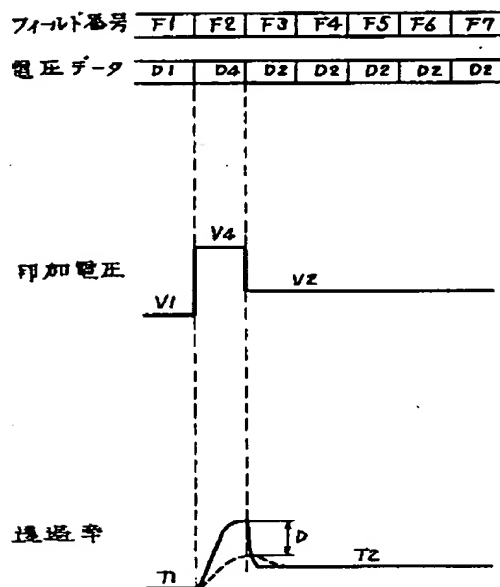
第 17 図



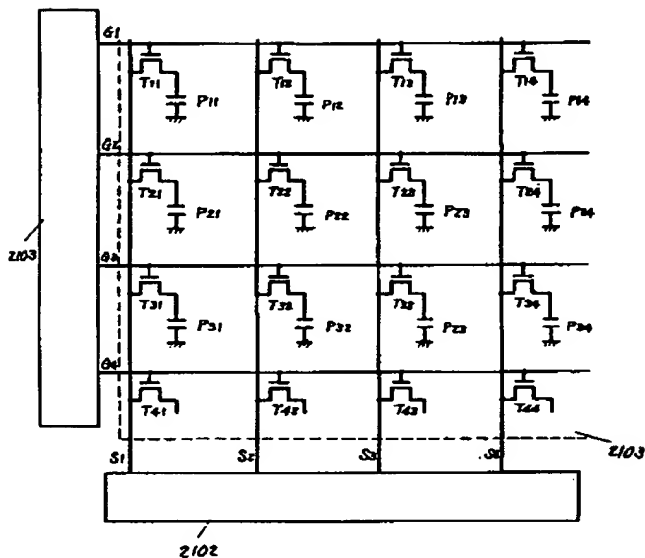
第 19 図



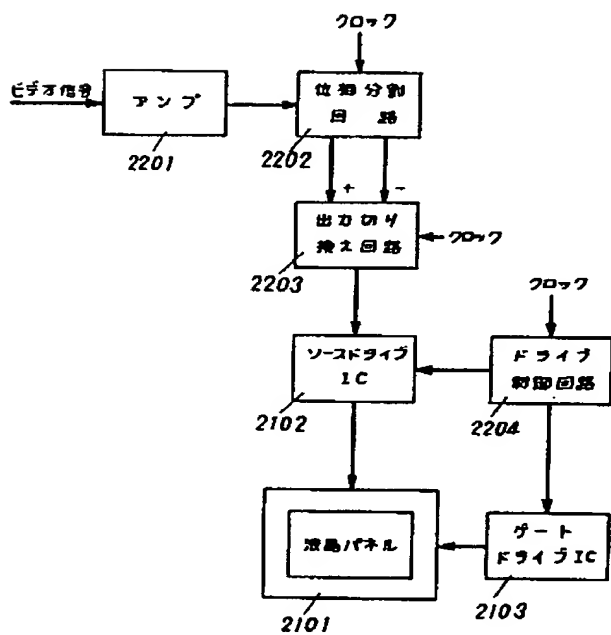
第 2 0 図



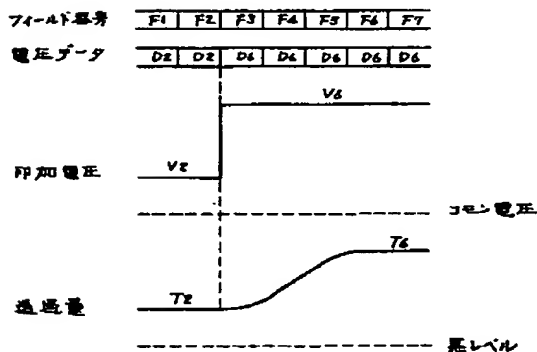
第 2 1 図



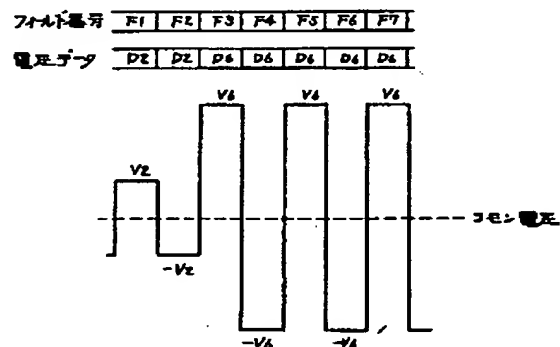
第 2 2 図



第 2 3 図



第 2 4 図



This Page Blank (uspto)

(Translation)

NOTICE OF REASONS FOR REJECTION

Patent Application No. 2001-175453

Drafting Date: May 6, 2004

Mailing Date: May 11, 2004

Examiner: Mikio SUZUNO (8621 2G00)

To: Seiji OKUDA, Patent Attorney

Applied Sections of Japanese Patent Law: Sec. 29(2) and Sec.
36

The present application is rejected for the following reasons. Any argument must be submitted within 60 days from the mailing date of this document.

REASONS

B. The inventions defined by the following claims of the present application are rejected under Sec. 29(2) of the Japanese Patent Law as being obvious to those skilled in the

This Page Blank (uspto)

art in view of either the subject matter described in the following cited references published in Japan or in a foreign country, or the subject matter that was available to general public through telecommunications lines, prior to the filing of the present application.

REMARKS

- Claims 1 to 14
- Cited Reference(s): 1(one)
- Notes

See Cited Reference No. 1, especially FIGS. 4, 7, 11 and 14 and their related descriptions.

LIST OF CITED REFERENCES

1. Japanese Laid-Open Patent Publication No. 3-174186

Page Blank (uspto)

拒絶理由通知書

特許出願の番号	特願 2001-175453
起案日	平成16年 5月 6日
特許庁審査官	鈴野 幹夫 8621 2G00
特許出願人代理人	奥田 誠司 様
適用条文	第29条第2項、第36条

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

理 由

A. この出願は、特許請求の範囲及び発明の詳細な説明の記載が下記の点で、特許法第36条第4項、第6項第2号に規定する要件を満たしていない。

記

請求項1-14に係る発明は明確でなく、この出願の発明の詳細な説明は、当業者が請求項1-14に係る発明を実施することができる程度に明確かつ十分に記載されておらず、請求項1-14に係る発明について、特許法第36条第4項の経済産業省令で定めるところによる記載がされていない。

たとえば、本願の「垂直同期期間」とはどのような期間であるか不明確である。（明確である旨主張する場合には、根拠を意見書にて提示されたい。）

本願の実施例では1垂直同期期間や1/2垂直同期期間に連続的に電圧が印加されているが、垂直同期信号やフレームメモリを用いるマトリクス表示装置において、どのようにして走査しているのか不明であり、当業者が実施できる程度に明確かつ十分に記載されていない。

本願の発明の詳細な説明及び図面において、図7に比して、図5の前の1/2垂直同期期間は通常異なったものになるとは考えられない。また、図7の1垂直同期期間に(b)の電圧を印加することと、図5のように2回印加することは実質的に同じことであるから、効果に相違が生じるとは認められない。図6等についても同様である。

B. この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記 of 刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

記 (引用文献等については引用文献等一覧参照)

- ・請求項 1-14
- ・引用文献等 1
- ・備考

引用文献1において、特に第4図、第7図、第11図、第14図およびその説明部参照。

引用文献等一覧

1. 特開平3-174186号公報

補正をする場合は特許法第17条の2第3項の規定に違反するおそれがあるので、新規事項とならないように留意するとともに補正箇所についてその根拠となる当初明細書の記載を意見書に明示されたい。また、請求項5-14についても補正の根拠を明示されたい。

先行技術文献調査結果の記録

- ・調査した分野
IPC第7版 G09G3/18、3/36 3/20
- ・先行技術文献
特開平3-96182号公報
特開平4-318595号公報
この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。

この拒絶理由通知の内容に関するお問い合わせ、または面接のご希望がありましたら、上記審査官までご連絡ください。

特許審査第一部 ナノ物理

Tel. 03-3581-1101 内6489 Fax. 03-3592-8858